

多結晶シリコンの高品質化と低温形成 ——高性能ディスプレイの実現を目指して——

河東田隆

西田 謙

牧田 寛

平木昭夫

加納剛太

高知工科大学工学部

〒 782-8502 高知県香美郡土佐山田町宮ノ口 185

E-mail: katoda.takashi@kochi-tech.ac.jp, nishida.ken@kochi-tech.ac.jp,
makita.hiroshi@kochi-tech.ac.jp, hiraki.akio@kochi-tech.ac.jp,
kano.gota@kochi-tech.ac.jp

要約：石英基板上の a-Si 層の膜厚が厚い場合には界面からではなく表面から結晶化が始まることをレーザラマン分光法と SEM 像により示し、これを a-Si 中の歪みにより説明した。また、 Si_3N_4 キャップにより a-Si 中の歪みを加えることにより、結晶化遅延の効果があるということを示し、そのモデルを示した。

Abstract : Effects of stress on solid-phase crystallization of amorphous silicon (a-Si) were studied. Compressive stress was introduced in a-Si with a Si_3N_4 cap. The speed of crystallization decreased with the increase of the stress while it increased again with an additional cap of SiO_2 on a Si_3N_4 cap. A SiO_2 cap introduced tensile stress in an a-Si film and relaxed compressive stress by a Si_3N_4 cap. The reason why crystallization of a-Si is suppressed is that the stress is elastic one and that it does not relax with crystallization.

1. はじめに

最近、液晶ディスプレイなどに欠かせない TFT (Thin Film Transistor) や薄膜太陽電池、CMOS 回路で問題となるラッチアップを原理的に回避し、3 次元 LSI につながる SOI (Semiconductor on Insulator) の研究が盛んに行われている。

ディスプレイのようなヒューマンインターフェイスには、望ましい大きさというものがあり、比較的大きな面積を必要とする。しかし、そのような大面積のガラス板の上に無欠陥の半導体薄膜を堆積させることは非常に困難である。そのため、現在では、主にアモルファス

シリコン (a-Si) が使われている。しかし、a-Si には低温プロセスには向いている反面、長期安定性に欠けるという問題がある [1, 2]。さらに、a-Si は移動度が小さいため、駆動用トランジスタに向かないなどの問題もある。その点、多結晶シリコン (poly-Si) は安定であり、移動度も a-Si よりも 1 ~ 2 桁大きく、駆動用トランジスタに利用できる [3]。また、薄膜太陽電池ではこれまで a-Si:H が使われてきたが、光照射によって水素が抜けてしまうことによる特性の劣化が問題となっており、最近 a-Si に吸収係数が近い微結晶シリコン (結晶粒径が 50 ~ 100nm の多結晶シリコン) が注目を集めている。SOI デバ

イスの集積回路への応用を考えた場合、確かに絶縁膜上のシリコン層は単結晶であることが望ましい。しかし、絶縁膜上に半導体薄膜をエピタキシャル成長させるのは非常に困難であり、多くのプロセスを必要とする。一方、poly-Siは既存の技術を利用して容易に得ることができ、ある限られた範囲においては、poly-Siをそのまま使ったトランジスタで十分な性能が得られる場合もあり、高密度、高集積化など、3次元LSIの利点を生かすことができる。

2. 本研究の目的

poly-Siの作製法はCVDなどいくつかあるが、本研究ではその中でも最も一般的な作製法の一つであるa-Siを熱処理する方法をとりあげる。Poly-Siは先述のように優れた特性を持っているが製膜温度が高いなど問題もある。また、デバイスの性能を向上させるためには結晶性の向上や粒径、配向性、さらには結晶粒の形の制御といったことが重要である。そのためにはa-Siの結晶化の機構を解明する必要がある。

一般的には結晶化は界面から始まると考えられているが、清浄なa-Si薄膜表面が得られている場合、表面から結晶化が始まるという報告もある[4, 5]。また、膜厚が1 μ mのような厚い場合についてはほとんど研究されていない。このように、結晶化が膜のどこから始まるかなどといった基本的な事柄ですらよくわかっていない。さらに、結晶化に及ぼすストレスの効果ということについてはほとんど研究されておらず全く解明されていない。

本研究ではa-Siの結晶化に及ぼすストレスの効果を中心に結晶化の機構を解明することが目的である。

3. 理論

結晶化の速度は核生成頻度 \dot{N} と結晶の線成長速度 u によって決まる。ここで、結晶化率が十分小さく、互いの結晶粒は接触しないと仮定す

ると線成長速度 u は時間 t によらず一定である。結晶化開始からの時間を t とすれば、 τ ($\tau \leq t$)秒後に核生成したpoly-Siの体積 V_p は

$$V_p = gu^3(t - \tau)^3 \quad (1)$$

とあらわせる。ただし、線成長速度 u は等方的であると仮定し、 g は結晶粒の形状で決まる定数で球状の場合 $4\pi/3$ である。また、結晶化率が $\chi(t)$ であるときの核生成頻度は $\dot{N}(\tau)(1 - \chi(t))$ であるから、 $\tau \sim \tau + d\tau$ 間の結晶化率の変化 $d\chi$ は

$$d\chi = V_p \dot{N}(\tau)(1 - \chi(t)) \quad (2)$$

である。したがって結晶化率 χ は

$$\frac{d\chi}{1 - \chi} = V_p \dot{N}(\tau) d\tau \quad (3)$$

$$\chi = 1 - \exp\left(-\int_0^t g \dot{N}(\tau) u^3 (t - \tau)^3 d\tau\right)$$

で与えられる。一般的には、

$$\chi = 1 - \exp(-B'tk) \quad (4)$$

と表すことができ、この式をJohnson-Mehlの式という[6 - 9]。

線成長速度は時間によらず一定であると仮定したが、実際には図1に示すように、結晶がほとんど成長せずに結晶粒が十分小さいときには結晶粒は自由に成長できるが、結晶化が進み結晶粒径が大きくなると互いに接触し自由には成長できなくなり、実効的な線成長速度は遅くなる。つまり、Johnson-Mehlの式は、熱処理時間が短く、結晶粒径が十分小さいときに成立する式である。

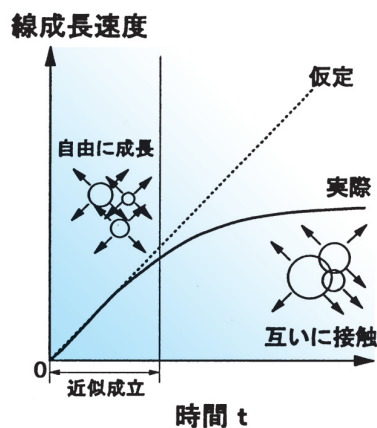


図1 実際の成長速度

核のできる場所が決まっている場合、残存している核のできうる場所の数は $N \exp(-\nu t)$ で与えられる。ここで ν はその場所での核生成頻度であり、時間には依存しないと仮定すると、全体での核生成頻度 N は $\bar{N} \nu \exp(-\nu t)$ となる。 ν が非常に大きいと仮定し、式 (3) は

$$\chi = 1 - \exp(-g\bar{N} u^3 t^3) \quad (5)$$

となる [8]。実際に、a-Si の結晶化が式 (4) の時間 t の次数である k は 4 次よりも 3 次の方がより実験結果と合致するという報告がある [10, 11]。そこで、今後、式 (5) を使うことにする。

4. 実験

4.1 ラマン分光法の原理とその利点

本研究の主な測定法であるラマン分光法について、その原理と本研究における利点を簡単に述べる。物質に光が入射したときその光の一部はその物質に特有なフォノンによって散乱される。このフォノンによる散乱をラマン散乱と呼んでいる。この散乱光を分光し、その物質の様々な特性を評価するのがラマン分光法である。したがって、ラマン分光法によって得られる情報はフォノンからの情報であり、その物質の結晶性に非常に敏感である。そのため、本研究のようにアモルファスから多結晶へというような相転移を研究するにはラマン分光法は非常に都合な測定法であるといえる。また、ラマン分光法はプローブ光として可視光を利用できるため、X線回折法とは異なり空間的な分解能がある。この空間的な分解能は多結晶シリコンの成長機構を解明するにあたって欠くことのできないものである。このようにラマン分光法は結晶成長に関する多くの情報を提供してくれる優れた測定法である。

4.2 a-Si 膜表面と a-Si/SiO₂ 界面からのラマン散乱の測定

膜厚が厚い方が結晶化に及ぼす応力の効果が大きく現れると予想される。そこで膜厚が 3 μm

と厚い場合について表面と界面とでの結晶化の違いを測定する。

4.2.1 実験の方法

試料は溶融石英基板上に a-Si を RF スパッタリングにより約 3 μm 堆積させたものを使い、750, 1000℃ の熱処理を施した。石英基板からのラマン散乱が非常に強いため、ラマン散乱測定の際は、図 2 に示すように試料と分光器との間には入射光の偏光と直角になるように偏光子を置き石英基板からのラマン散乱を除去し、試料の表面と界面からのラマン散乱を測定した。結晶率 χ の計算には次式を使った。

$$\gamma = \frac{I_p}{I_p + \gamma I_a} \quad (6)$$

ここで I_p, I_a, γ はそれぞれ 520 cm^{-1} 付近の poly-Si からのラマンピークの面積、480 cm^{-1} 付近の a-Si のラマンピークの面積、poly-Si と a-Si の散乱断面積の比を意味する。

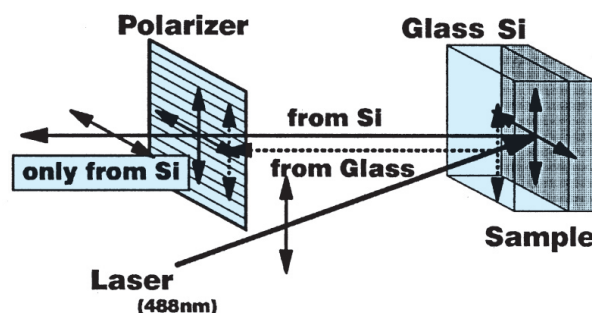


図2 ラマン散乱測定系

4.2.2 結果と考察

図3に表面と界面の熱処理時間と結晶化率との関係を示す。明らかに界面では表面よりも結晶化が遅れているということがわかる。また、熱処理温度 1000℃ の表面や熱処理 750℃ の表面と界面では結晶化率が 0.8 程度であるのに対し、熱処理温度 1000℃ の場合の界面では 0.5 程度のところで飽和してしまっていることがわかる。次に、図4に熱処理時間と結晶シリコンのラマンピークのシフトとの関係を示す。低波数にシ

フトしているほど引っ張り応力が加わっている
のであるが、明らかに界面では表面よりも強い
応力を受けていることがわかる。すなわち、応
力が加わっているほど結晶化が遅れるというこ
とがわかる。さらに、図5に750℃ 20時間の熱
処理をした試料の表面と界面のラマンスペクト
ルを示す。結晶シリコン(c-Si)を示す520 cm⁻¹
付近のラマンピークの半値全幅は結晶性が悪い
ほど大きくなるのであるが、図5によれば、界
面の方が表面よりも約1 cm⁻¹だけ大きい。すな
わち、結晶化率が同程度であっても、界面の結
晶性は表面の結晶性と比べると悪いということ
である。

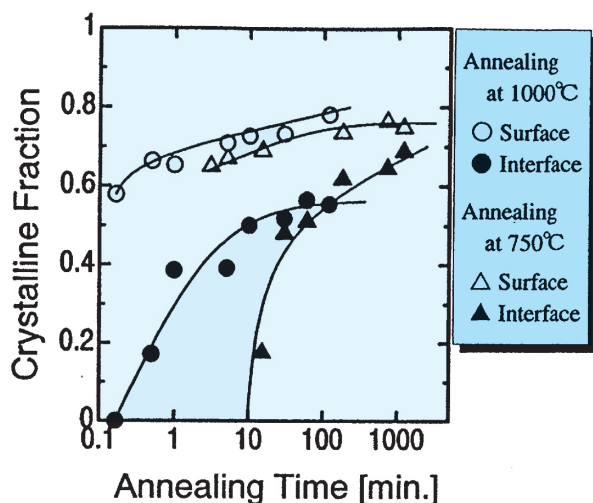


図3 表面と界面での結晶化率の違い

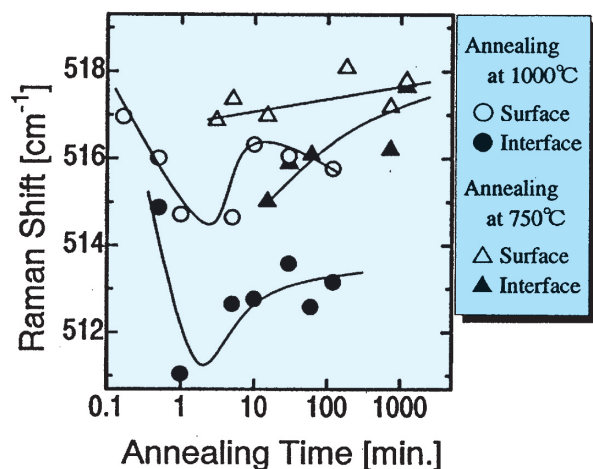


図4 表面と界面でのラマンシフトの違い

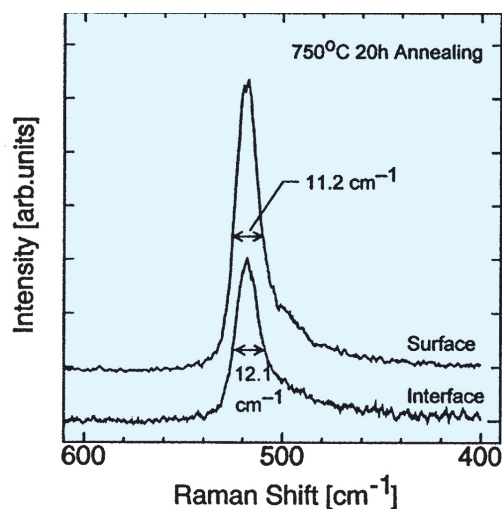


図5 表面と界面での半値全幅の違い

図6に750℃で熱処理したときの試料断面の
SEM像を示す。ただし、試料は secco エッチン
グをした後、帯電防止のため真空蒸着法によっ
て25 nmのAu薄膜をコーティングしている。
これからも明らかに表面から結晶化が始まって
いる様子がわかる。また、750℃、20時間の熱処
理をした試料の断面のSEM像からわかるよう
に表面では結晶粒が見えているのに対し界面は
secco エッチャントによって大きくエッチング
されていることから、界面での poly-Si の結晶
性は悪い、あるいは粒径が小さいということ
である。これは界面でのラマンピークの半値全幅
が表面よりも大きいという結果と一致する。さ
らに詳しくみると、poly-Si 層はおおよそ3層
に分かれており、中心付近の層はその他の層と
比べて深くエッチングされていることがわか
る。

これは図7のように考えられる。歪み量の
大きい界面からの結晶化が遅れ、まず表面から結
晶化が始まる。次いで、SiO₂ の界面による核の
活性化エネルギーの低下の効果によって界面か
ら結晶化が始まる。これによって中心付近の
結晶化がもっとも遅れた。

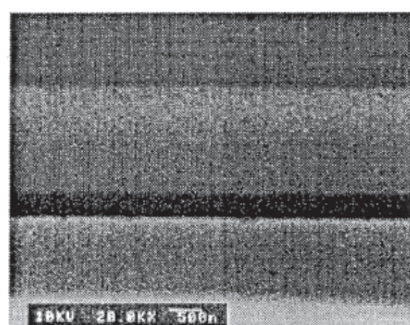
4.3 Si₃N₄/a-Si/Si₃N₄/Si Sub. の結晶化

さらに応力の効果を定量的に扱うため、Si₃N₄

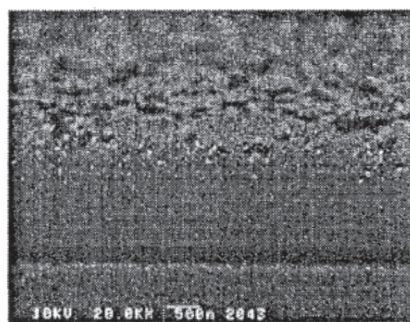
キャップにより a-Si 膜に応力を加え、 Si_3N_4 の膜厚を変化させることにより a-Si に加える応力を変化させ、結晶化に及ぼす応力の効果を明らかにする。

4.3.1 実験の方法

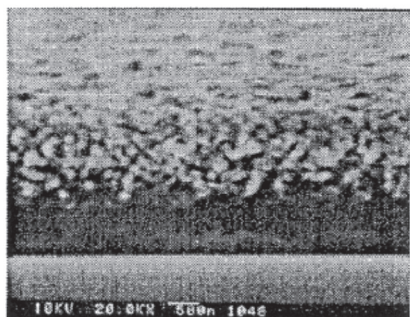
試料の構造は、 Si_3N_4 (50 ~ 1000nm) / a-Si (1.5 μm) / Si_3N_4 (50nm) / Si Sub. であり、いずれの膜も RF スパタリングにより堆積した。その試料を結晶化させる前に Si_3N_4 自体と界面を安定させるために 500℃, 6 時間の熱処理を施してから 750℃ の熱処理をし結晶化させた。結晶化の様子はレーザラマン分光法を用いて測定



(a) 750℃ 1min.



(b) 750℃ 2min.



(c) 750℃ 20h.

図6 熱処理温度 750℃ の poly-Si 層の断面 SEM 像

し、その際には Si_3N_4 キャップをフッ酸により除去した。結晶化率は、式 (6) によって計算した。ただし、散乱断面積の比 γ は 0.88 を使った。ここで $\gamma = 0.88$ という値は結晶化率が約 0 ~ 20 % で結晶粒径が十分小さいときに測定された値 [12] であり、結晶化率とともに γ の値が変化することから結晶化率が大きいときには計算によって求められた値は真の値からずれている。しかしながら、Johnson-Mehl の式 (4) もまた結晶化率が小さいところでしか成り立たないのでこれで十分である。これ以後は結晶化率が十分小さいところを扱うことにする。

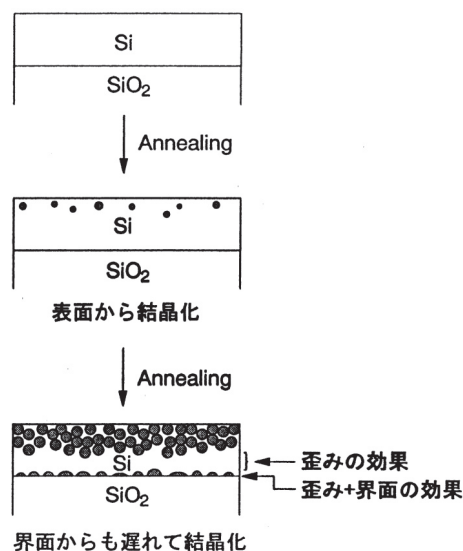


図7 SEM 像を説明する結晶化のモデル

4.3.2 結果と考察

図 8 に Si_3N_4 キャップの膜厚が異なるときの熱処理時間に対する結晶化率の変化を示す。明らかに、 Si_3N_4 キャップの膜厚が厚いほど結晶化が遅れていることがわかる。a-Si 層は 500℃, 6 時間の熱処理により 500℃ でストレスフリーになっていると考えられる。したがって、表 1 に示す熱膨張係数の違いにより、750℃ の熱処理中は a-Si 層には引っ張り応力が加わっている。キャップの膜厚の増加とともにこの引っ張り応力も増加することにより、結晶化が遅れたと考えられる。この結果は先の実験の結果に一致する。

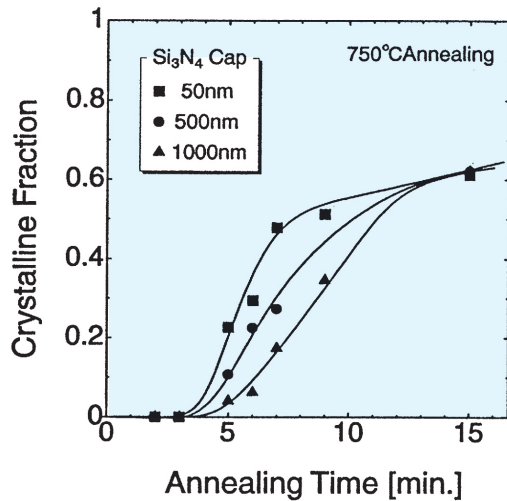


図8 Si₃N₄ キャップの膜厚が異なるときの結晶化率の違い

表1 a-Si, c-Si, Si₃N₄ の熱膨張係数

物質	熱膨張係数(K)
a-Si	$1.5 \sim 4.0 \times 10^{-6}$
c-Si	2.5×10^{-6}
Si ₃ N ₄	3.6×10^{-6}

図9にY軸を $\ln(1-\chi)$ 、x軸を t^3 としたグラフを示す。式(5)によれば、未結晶化率の対数 $\ln(1-\chi)$ と時間の3乗 t^3 は直線にのるはずである。実際に今回の実験でもグラフ上の点がきれいに直線にのっている。すなわち、結晶化率が小さいときには式(5)がよく成り立っているということである。そのグラフの傾きは $-gNu^3$ を表している。しかしながら、図10に示すように結晶化率が大きいところでは式(5)はまったく成立していない。これは、散乱断面積 γ が結晶化率が大きいところでは0.88から大きくずれているということと、結晶粒が接触して実効的な線成長速度が遅くなっているためであると考えられる。次に、図11にSi₃N₄キャップの膜厚と gu の関係を示す。明らかに、Si₃N₄キャップの膜厚が厚くなるにつれて線成長速度 u が小さくなっているのがわかる。つまり、Si₃N₄キャップの膜厚の増加による膜中のストレスの増加によって成長速度が遅くなり、結晶化が遅れていることがわかる。

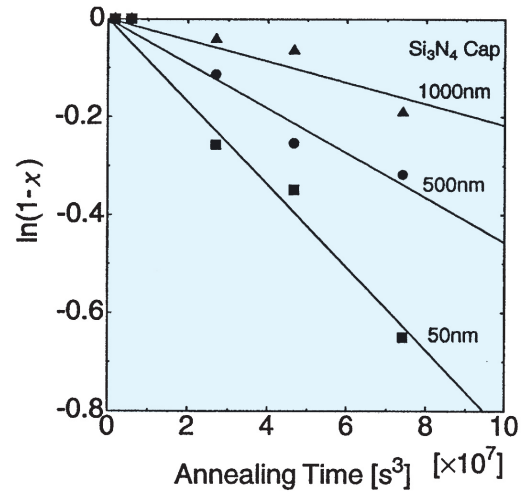


図9 未結晶化率 $\ln(1-\chi)$ と時間 t^3 の関係

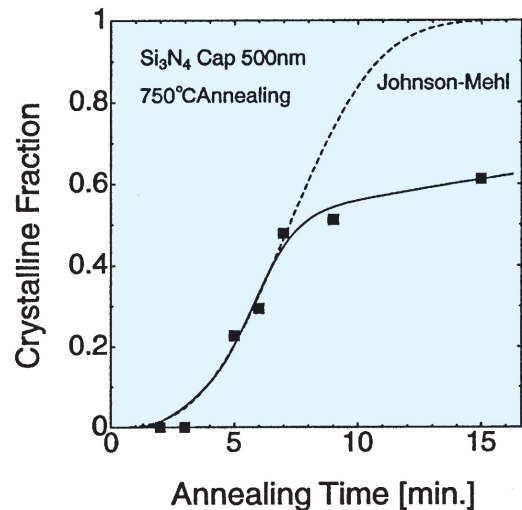


図10 Johnson-Mehl の式と結晶化率

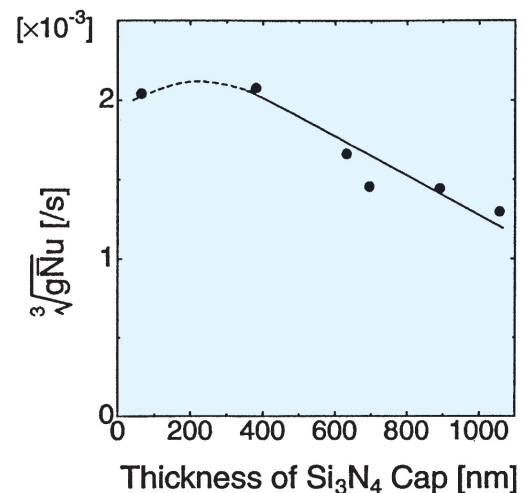


図11 成長速度とSi₃N₄キャップ膜厚との関係

4.4 応力による結晶化遅延のモデル

線成長速度 u は活性化エネルギー Fa とa-Si

$$u = u_0 \exp\left(-\frac{F_a}{k_B T}\right) \left\{1 - \exp\left(-\frac{\Delta F_v}{k_B T}\right)\right\} \quad (7)$$
$$u = u_0 \exp\left(-\frac{F_a - E_p}{k_B T}\right) \times \left\{1 - \exp\left(-\frac{\Delta F_v - \Delta E_{pa}}{k_B T}\right)\right\} \\ \sim u_0 \exp\left(-\frac{F_a}{k_B T}\right) \times \left\{1 - \exp\left(-\frac{\Delta F_v - \Delta E_{pa}}{k_B T}\right)\right\} \quad (8)$$
$$E_{\text{strain}} = E_{\text{v strain}} + E_{\text{v strain}} = E_{\text{c}}^2 \quad (9)$$

図 12 歪エネルギーと線成長速度

a-Si との歪みエネルギーの差 ΔE_{na} は、

$$\begin{aligned}\Delta E_{pa} &= E^{c-Si_{\epsilon^2}} - E^{a-Si_{\epsilon^2}} \\ &= \Delta E_{\epsilon^2} \\ (\Delta E &= E^{c-Si} - E^{a-Si})\end{aligned}\quad (10)$$

物質	ヤング率(dyn/cm ²)
a-Si	6 ~ 10×10 ¹¹
c-Si	16.6×10 ¹¹

$$\varepsilon \propto d \quad (11)$$

5. まとめ

参考文献

- 85

- 1990.
- [3] 小西 信武, 田中 武, 応用物理 63 1994.
- [4] H. Watanabe, N. Aoto, S. Adachi, and T. Kikkawa, J. Appl. Phys. 71, pp.3538 - 3542 1992.
- [5] H. Watanabe, T. Tatsumi, S. Ohnishi, H. Kitajima, I. Honma, T. Ikarashi, and H. Ono, IEEE Trans. Electron Devices 42, pp.1247 - 1251 1995.
- [6] M. A. Johnson and R. F. Mehl, Trans. AIME 90, pp.416 1939.
- [7] M. Avrami, J. Chem. Phys. 7, pp.1103 1939.
- [8] M. Avrami, J. Chem. Phys. 8, pp.212 1940.
- [9] M. Avrami, J. Chem. Phys. 9, pp.177 1941.
- [10] R. B. Iverson PhD thesis, Massachusetts Institute of Technology, 1987.
- [11] N. Yanauchi, J. Appl. Phys. 75, pp.3235 - 3239 1994.
- [12] R. Tsu, J. Gonzalez-Hernandez, S. S. Chao, S. C. Lee, and K. Tanaka, Appl. Phys. Lett. 40, pp. 534 -538 1982.