酸化亜鉛(ZnO)トランジスタの開発と その次世代情報デバイスへの応用

古田 守*, 平松 孝浩, 松田 時宜, 平尾 孝

(受領日:2010年5月11日)

高知工科大学 ナノデバイス研究所 〒 782-8502 高知県香美市土佐山田町宮ノ口 185

E-mail:*furuta.mamoru@kochi-tech.ac.jp

要約:酸化亜鉛は資源が豊富、人体に安全、かつ大面積基板への展開が容易なワイドギャップ半導体材料で あり、非晶質シリコンに比較して高い電界効果移動度が得られることから電界効果デバイスとして大面積エ レクトロニクス応用への期待が高まっている。また、ワイドギャップ半導体である酸化亜鉛にはシリコンで は実現できない可視光透明性という優れた特徴を有しており、透明性を活かした新たな機能デバイスを創出 できる。本稿では、酸化亜鉛トランジスタ技術の開発と、次世代情報デバイスであるスーパーハイビジョン に向けた高精細ディスプレイ応用、酸化亜鉛透明トランジスタを信号読出し回路に用いた高精細撮像デバイ スに向けた研究開発に関して報告する。

1. 緒言

酸化亜鉛 (Zinc Oxide) は、資源が豊富かつ人体 に安全な酸化物であり、室温で 3.37 eV のバンド ギャップを有する"古くて新しい"半導体材料であ る。ZnO の可視光透明性を活かした用途として、 透明導電膜があり、導電率を向上させるため Al や Ga といったⅢ族元素を高濃度にドーピングし た ZnO が用いられタッチパネルやディスプレイ の画素電極といったパッシブなデバイスに向けた 開発が行われている¹⁾。

一方で、ZnOの応用を拡大するためには電界 効果デバイスへの応用が不可欠である。電界効果 デバイスではキャリア濃度を透明導電膜に比較し て、4~5桁低減する必要がある。このため不純 物をドーピングしない真性 ZnO が用いられる。

ZnO 電界効果デバイスの研究は 1968 年に初め ての報告があるが、その後 2003 年までの 35 年 にわたる長きにわたる空白期間が存在する²⁵⁾。 ZnO に代表される酸化物半導体は酸素欠損や格子 間亜鉛(Zn インタースティシャル)といった欠陥 がシャロードナーとなり、不純物をドーピングし ない状態においても、製膜条件や熱処理により導 電率、特にキャリア濃度が大幅に変化することが 電界効果デバイス応用の壁となっていた。高知県 地域結集型共同研究事業(2002 年 12 月~2007 年 12月)と時を同じくして、世界的に ZnO 電界効果 デバイスである薄膜トランジスタ(TFT)の研究が 活発になってきた³⁵⁾。研究開発の活発化の要因 の一つに、5兆円産業に成長した液晶ディスプレ イ(LCD)のスイッチング素子への応用が期待され ている点にある。これに加えて、ZnOにはこれま でのシリコン(Si)材料では実現できない透明性と いう優れた特徴がある。電界効果デバイスと透明 性の特徴を併せ持つ ZnO トランジスタは、ディ スプレイ応用にとどまることなく、これまでにな い新しい透明デバイスを創出できる。

本稿では ZnO TFT のディスプレイデバイス応 用と、透明性を活かした新たなデバイスである高 精細有機撮像デバイスの開発状況に関して報告す る。

2. ZnO 薄膜トランジスタ(ZnO TFT)の開発

2.1. ZnO 薄膜合成

ZnO 薄膜の製膜には、rf マグネトロンスパッタ 法を用いた。rf マグネトロンスパッタ法は、LCD 製造プロセスにおいて用いられている大型基板に 適応可能な製膜手法である。マグネトロンスパッ タ法でガラス基板上に製膜された ZnO 薄膜は、 一般的に多結晶構造を有し、基板に垂直に c 軸が 配向した柱状構造を有する。 図1はZnO 薄膜の製膜に用いたマグネトロン スパッタ装置の概略図である。製膜条件の詳細を 表1に示す。プロセスガスにはArとO₂の混合ガ スを用いた。石英窓を介してプラズマ分光装置が 接続されており、製膜時のプラズマモニターが可 能である。



図1rfマグネトロンスパッタ装置概略

ターゲット	ZnO 焼結体	
	(純度 5N、4 インチ ϕ)	
基板	無アルカリガラス	
ガス流量 (sccm)	$Ar: 10, O_2: 5, 15, 30$	
製膜圧力 (Pa)	1	
投入電力(W)	180	
基板温度 (°C)	150	
膜厚 (nm)	65	

表1ZnO 薄膜形成条件

2.2. ZnO 薄膜の結晶性・熱的安定性制御

ZnO TFT の電子移動度は、活性層である ZnO 薄膜の結晶性に大きく影響される。ZnO 薄膜の結 晶性制御は重要な要素技術である。

表1に示された条件において製膜した ZnO 薄 膜は、XRD 評価により、全て(002) 配向である ことを確認している。図2は XRD パターンから Scherrer の式

_ ת	0.94 λ		
D = -	$\beta \cos\theta$		

を用いて計算した (002) 方向における結晶子サイズ (D) と製膜速度の酸素流量依存性である。ここで、 λ は X 線の波長、 β は XRD ピークの半値幅 (rad)、 θ はピークの位置を示す。図 2 に示すように、ZnO 薄膜の結晶子サイズは酸素流量の増大と共に減少する。製膜速度も、酸素流量が増加するにしたがって徐々に減少する傾向を示す⁶。



図 2 薄膜 ZnO の製膜速度と (002) の XRD ピーク より得られた結晶子サイズの酸素流量依存性

TFT の活性層に用いるアンドープ ZnO 薄膜の バンドギャップは室温の熱エネルギー(26 meV) に比較して充分大きく、真性半導体においては室 温における熱励起によるキャリアの生成は期待で きず絶縁体であることが予想される。しかしな がら、酸素空孔 (V_o) あるいは格子間亜鉛 (Zn_i) と いった真性欠陥によるキャリア生成が ZnO 薄膜 の電気特性に大きく影響する。これら真性欠陥の 生成は製膜時の酸素分圧に大きく依存する^{7,8)}。

製膜時に形成される真性欠陥に加え、TFT プロ セスでは ZnO 活性層形成後に各種薄膜を積層す る際に、ZnO 薄膜は熱履歴を受ける。ZnO 薄膜 の加熱プロセスに対する安定性も、ZnO 薄膜の TFT 応用に際して重要な要素技術である。

そのため ZnO 薄膜の熱処理に対する安定性を 調べるため、図3に示す昇温脱離法 (TDS) による 評価を行った。TDS の結果から、製膜条件(酸素 分圧)により、膜中から亜鉛が脱離するモードと 酸素が脱離するモードが存在することが明らかと なった。

製膜時の O₂ 流量が増加するに従い、ZnO 薄膜 から Zn が脱離するモードから O₂ 脱離モードへ変 化し、ZnO 薄膜の熱処理に対する安定性を制御で きる。

ZnO 薄膜の熱的安定性の変化のメカニズムを 明らかにするため、製膜中のプラズマ発光分光 (OES)を行った結果を図4に示す。製膜中の酸素 流量の増加により酸素ラジカルに起因した発光量 は増大すると同時にArからの発光は減少してお り、酸素分圧の増大により気相中の酸素の活性種

(1)



図 3 薄膜 ZnO の TDS スペクトルの a) 酸素脱離 量の O₂ 分圧依存性及び b) Zn 脱離量の O₂ 分 圧依存性



図4薄膜 ZnOの製膜中プラズマの分光による ピーク強度の酸素流量依存性

(イオン、ラジカルなど)が ZnO 薄膜に於ける結 晶子サイズならびに熱的安定性に影響している事 が明らかとなった。気相中に存在する酸素の活性 種を製膜条件により制御することで、得られる ZnO 薄膜の結晶子サイズならびに熱的安定性を制 御できる。

2.3. ZnO 薄膜トランジスタ (ZnO TFT) プロ セス

薄膜トランジスタは絶縁基板上に形成した電

界効果素子であり、ゲート電極をチャネル層の上 層に配置するトップゲート構造と、下側に配置す るボトムゲートゲート構造とに大別される。また ゲート電極に対してチャネルを介してソース・ド レイン領域が配置される構造をスタガ型、ボトム ゲート構造かつスタガ構造を逆スタガ構造と呼 ぶ。トップゲート構造では活性層の上層部にチャ ネルが形成されるのに対し、ボトムゲート構造で は活性層の下層部にチャネルが形成される。現在 市販されている液晶ディスプレイの多くは非晶質 シリコン (a-Si:H) TFT をスイッチング素子に用い ており、活性層とゲート絶縁膜との界面制御に優 れるボトムゲート構造が用いられている。非晶質 材料を活性層に用いる場合は上層部と下層部での 結晶性の差が少なく TFT 構造が移動度に与える 影響は少ない。これに対し、ZnO に代表される多 結晶材料では下層部に比較して上層部の方が結晶 性が良好な場合が多く、トップゲート構造の方が 高い移動度が期待できる。

しかしながらディスプレイ応用に関しては、既 存量産インフラとの整合性からボトムゲート構造 への要求が極めて強い。このため、現在事業化さ れている a-Si:H TFT とのプロセス整合性を有する ボトムゲート構造 ZnO TFT の開発を行った。

図 5 に開発したボトムゲート型 ZnO TFT 作製 プロセスフローを示す⁹⁻¹¹⁾。

TFT 作製の基本プロセスは、薄膜製膜~フォ トリソグラフィー~エッチングを基本サイクルと し、これらを複数回繰り返すことにより TFT を 作製する。まず、図5(1)に示すようにガラス基 板上にゲート電極を形成し、ゲート絶縁膜(SiO_x/ SiN_x積層膜)をプラズマ気相成長法(PECVD)によ り製膜する。

次いで(2)に示すように、高周波スパッタリン グ法により活性層となる ZnO 薄膜を形成し、そ の上層に SiN_x 膜を PECVD により形成する。その 後、SiN_x/ZnO 積層膜を活性層の形状に加工する。

(3) に示すように層間絶縁膜となる SiN_xを PECVD 法により形成する。層間絶縁膜形成後、
(4) に示すコンタクトホールを開口し、酸化イン ジウムスズ (ITO) からなるソース・ドレイン電極 を形成する。

最後に、(5) に示す SiN_x からなる保護膜(パシ ベーション)を PECVD 法により形成し、350~ 400℃で数時間の熱処理を行い、TFT が完成する。 最高プロセス温度は最終熱処理の 350~400 ℃で ある。



図5ボトムゲート型 ZnO TFT の作製フロー

ゲート電極以外の材料は可視光透明な材料であ るため、ゲート電極を透明導電膜である低抵抗酸 化亜鉛や ITO により形成することで、可視光透 明な TFT が形成できる。

図 6 にゲート電極に Cr を用いた場合(左)、と ITO を用いた場合のガラス基板上に形成した ZnO TFT の外観写真を示す。透明導電材料をゲート 電極に用いることで透明 ZnO TFT が実現できる。 波長 400 nm 以上における透明 TFT の透過率は 80%以上である。



図6 透明 ZnO TFT の外観写真

3. ZnO TFT の次世代情報デバイス応用

次世代の放送システムとして,現行ハイビジョンの16倍の画素数(7,680×4,320=約3,300万画素)からなる超高精細映像と22.2 chのマルチチャネル音響により高い臨場感を再現できるスーパーハイビジョン(SHV)の研究開発が進められている。SHV実現には表示デバイスであるディスプレイの高精細化と入力デバイスである撮像デバイスの高精細化の双方が不可欠である。

ZnO TFT の次世代情報デバイス応用として、 SHV に代表される次世代高精細映像システムに 向けたアクティブマトリックス液晶ディスプレイ と透明 ZnO TFT と有機光電膜による積層型撮像 デバイスの研究を紹介する。

3.1 高精細液晶ディスプレイへの応用

3.1.1. ディスプレイ駆動 TFT の要求性能 近年液晶ディスプレイ(LCD)では、動画解像

度の改善や三次元(3D)表示のため、駆動フレー ムレートの高速化が行われている。映像表示用 LCDの今後は、大画面・高精細・高フレーム レート駆動がキーワードとなり、この実現に必要 な性能が TFT に求められる。

LCD で用いられている TFT アクティブマト リックス駆動は、 $m \times n$ 個の画素(ハイビジョン の場合 1920 × 1080=207 万画素)が RGB からなる 3 個のサブピクセルから構成されるため、~622 万個の TFT により画像表示を制御する駆動方式 が用いられており、RGB それぞれのサブピクセ ルは1つの TFT と1つの容量から構成され、図 7 に示す等価回路で表現される¹²⁾。



図 7 に示すように走査線 (ゲート線) と信号線の 交点に TFT が配置され、TFT を介して液晶 (*C_{LC}*) と、液晶に並列に配置された保持容量 (C_s)が接続 されている。液晶は対向するガラス基板 (カラー フィルター基板) に設けられた対向電極との間で 容量 (C_{LC})を形成し、保持容量は容量線に接続さ れている。TFT から見た負荷は、液晶容量と保持 容量の合成容量 ($C_{LC} + C_s$)となる。

TFT には、走査線選択時間内に、液晶容量並び に保持容量を所定の電位に充電する能力が求めら れる。TFT の選択時間 t_s (sec) は、走査線数をn、 60 Hz を基準とした駆動フレームレート比mを用 いて、

(2)

 $t_s = \frac{1}{60 \times m \times n}$

で表され、走査線数の増大(高解像度化)、駆動 フレームレート増大とともに TFT の選択時間 t_s が短縮される。一方、画素充電に必要な時定数 τ (sec) は、液晶容量 C_{LC} (F)、保持容量 C_s (F)、 TFT の ON 抵抗 R_{TFT} (Ω)、を用いて、

 $\tau = R_{TFT} \times (C_{LC} + C_S)$ (3) で表され、大画面化、すなわち画素容量 ($C_{LC} + C_S$)の増大とともに充電に必要な時定数 τ が増大 する。

TFTの線形領域でのドレイン電流(I_d)は、

$$I_d \approx \mu \frac{W}{L} C_i (V_g - V_t) V_d \tag{4}$$

飽和領域でのドレイン電流(I_d)は、

$$I_d = \mu \frac{W}{2L} C_i (V_g - V_t)^2 \tag{5}$$

で表される。ここで $W \ge L$ はTFTのチャネル幅 とチャネル長を、 C_i はゲート絶縁膜の単位容量、 μ は電界効果移動度、 V_g はゲート電圧、 V_d はド レイン電圧、 V_i はしきい電圧を表す。

TFT の ON 抵抗 $R_{TFT}(\Omega)$ は、線形領域で動作している場合、式(4)を変形して、

$$R_{TFT} = \frac{V_d}{I_d} = \frac{1}{\mu \frac{W}{I} C_i (V_g - V_t)}$$
(6)

で表される。TFT による画素の充電が、選択時間 内に余裕を持って終了するには、 $\tau \ll t_s$ を満足 する必要がある。これより、TFT の要求移動度 μ は、

$$\mu >> \frac{(C_{LC} + C_S)}{\frac{W}{L}C_i(V_g - V_t)} \times 60 \times m \times n \tag{7}$$

で表わされ、大画面化による画素容量(*C_{LC}* + *C_s*)の増大、高精細化による走査線数(*n*)の増大、駆動フレームレート比(*m*)の増大とともに、TFT に

は高い移動度が要求されることがわかる。NHK が提唱する次世代放送規格であるスーパーハイビ ジョン (解像度 7680 × 4320=3,318 万画素) ディス プレイにおいては RGB サブピクセルからなる~1 億個の TFT が、移動度 10 cm²/V·s 以上の性能が 必要と試算されており¹³⁾、従来の a-Si:H TFT (μ ~0.5 cm²/V·s)では実現困難な性能が要求される。

一方で、近年実用化が始まった有機 EL(OLED) ディスプレイは電流駆動自発光素子であり、1つ の画素は、最も単純な構成では、図8に示すよう に2つの TFT と1つの容量からなる等価回路で 示される。



図8 有機 EL(OLED)の画素等価回路

画面のピーク輝度 L_{max} (cd/m²) は、駆動 TFT の ドレイン電流 I_d (A)、OLED 層の発光効率を η (cd/A)、画素ピッチを a (m)、を用いて、

$$L_{max} = \frac{\eta \times I_d}{A \times q^2} \tag{8}$$

で表される。Aは定数である。TFT は飽和領域で 使用されるため駆動 TFT のドレイン電流 I_d は(5) 式で表される。ピーク輝度 L_{max} の向上には、駆動 TFT の電流駆動能力(I_d)、すなわち移動度の向上 が必要である。加えて、大画面化(画素ピッチa の増大)に伴い同一輝度実現に必要な I_d が増大し、 TFT の高移動度化が要求される。また、LCD が 1 画素に一つの TFT であるのに対し、OLED では スタティック駆動を実現するため最低でも1 画素 にスイッチング TFT と駆動 TFT の二つの TFT が 必要である。このため、高移動度 TFT を用いる ことで TFT のチャネル幅 Wを小さくでき、レイ アウト上の利点もある。

式(8) に示すように、OLED では、画素間の駆動 TFT の電流(*I*_d) ばらつきが輝度ばらつきとして 視認される。このため TFT には特性の均一性が 強く求められると同時に、電流ストレスに対する



しきい電圧 V_i の安定性が強く要求される。 V_i の 変動により、(5)式で示される I_a が変動し、結果 として輝度ばらつきとして視認されるためであ る。

3.1.2. ZnO TFT の特性および信頼性

作製した ZnO TFT の伝達 $[log(I_d) - V_g]$ 特性を図 9 に示す。ドレイン電圧 (V_d) は 0.1、20.1 V にて測 定した。

電界効果移動度(μ)は、線形領域における伝達 コンダクタンス g_m、

$$g_{m} = \frac{\partial I_{d}}{\partial V_{g}}\Big|_{V_{d} = const.}$$
(9)
を用いて、

$$\mu = \frac{Lg_m}{WC_i V_d} \tag{10}$$

により算出できる。

作製した ZnO TFT の線形領域における電界効 果移動度は、10 cm²/V·s 以上と、非晶質シリコン (a-Si:H) TFT に比較して 20 倍以上の移動度が得 られている。また、ゲート電圧 (V_g) が負の領域 (Off 領域)におけるドレイン電流 (I_d)は 1 pA 以下 と極めて低い値が得られており、スイッチング性 能を表す ON/OFF 電流比は 8 桁以上が得られてお り、ディスプレイのスイッチング素子として充分 な性能が得られている。

電子デバイスへの応用に際しては、初期性能に加えて信頼性が極めて重要である。信頼性評価は、温度加速のもと、ゲート電圧(V_g)を連続的に印加し伝達特性の変化を評価する Bias-Temperature (BT)ストレス試験を実施した。BT ス

トレス試験は、温度(50 \mathbb{C})による加速のもと、 ゲート電圧(V_g)ストレスを印加し、一定時間ごと に伝達特性を測定し、しきい電圧の変化量を算出 する。チャネル領域全体に均一な縦方向電界を印 加するため、ソース・ドレイン電極は接地電位と して試験を行った。

図 10 に BT ストレスによる伝達特性の変化の 代表例を示す。BT ストレス試験条件は、ゲート 電圧 (V_g) ストレス = 20 V、試験温度 = 50 °C にて 10^4 s まで測定を行った。



図 10 BT ストレスによる伝達特性の変化

これまでの研究にて、チャネル / ゲート絶縁膜 の界面やゲート絶縁膜の膜質が ZnO TFT の特性・ 信頼性に大きく影響していることを明らかにして いる¹¹⁾。これら界面制御が不充分な場合には伝 達特性の大きなシフトが時間とともに観察される が、TFT 作製プロセスを最適化することにより伝 達特性のシフトは大幅に低減され BT ストレス信 頼性が大きく向上する。図 10 の結果では、ゲー トバイアス (V_a) ストレス +20 V、ストレス温度 50 ℃、印加時間 10⁴ s において、しきい電圧 (V_t) 変 動量 0.5 V 以下の高い信頼性が確認できている。 このしきい電圧変動量は同等の条件で行った場合 に報告されている a-Si:H TFT の 1/5 以下である。 また OLED 応用に重要なドレイン電流ストレス における信頼性も同等であることを確認してい る。

このように ZnO TFT は現在実用化されている a-Si:H TFT に比較して、電界効果移動度 10 倍以 上、しきい電圧シフト量 1/5 以下という、液晶 や有機 EL ディスプレイ応用に充分な、優れた特 性・信頼性が得られている。

3.1.3. ZnO TFT の液晶ディスプレイ応用

前述(3.1.1)のように次世代ディスプレイに要求 される特性・信頼性を実現する TFT 技術として、 ZnO TFT が注目されている。

我々は高知県地域結集型共同研究事業におい て、カシオ計算機㈱と共同で、ZnO TFT によるア クティブマトリックス駆動液晶ディスプレイの画 像表示に世界で初めて成功した¹⁴⁾。

図 11 に TFT アレイ (1 画素)の断面構成図を示 す。図 7 に示した等価回路と同様の構成である。 走査線により選択された期間 (t_s)の間 ZnO TFT は ON 状態となり、画素電極を通じて液晶を信号線 と同電位に充電する。走査線選択期間終了後 TFT は OFF 状態となり、液晶電位を保持する。OFF 期間の保持特性向上のため、画素電極と容量配線 の間に保持容量が形成されている。



図 11 TFT アレイの画素断面構成図

これら ZnO TFT を 220 × 280 × RGB の 61,600 個集積した 1.46 インチ液晶ディスプレイの画像 表示例を図 12 に示す。画像欠陥はほとんどなく、 作製した 6 万個を超える TFT の大部分が良好に 動作しており、動画表示が可能な画像表示が得ら れている。高移動度・高信頼性 ZnO TFT が次世 代高精細ディスプレイのスイッチング素子として 有望であることを確認した。



図 12 ZnO TFT アクティブマトリックス駆動液 晶ディスプレイの画像表示例

3.2 高精細撮像デバイスへの応用

次世代の放送システムである SHV 映像の撮影 に用いるカメラは高画質なカラー映像を得るた めに、入射した光を色分解プリズムで青(B)・緑 (G)・赤(R)に分け、3枚の撮像デバイスで受光 する方式(3板式)を採用している。持ち運びに 便利な小型 SHV カメラを実現するには、撮像デ バイスの小型化を図ることが重要であるが、約 3.300万という非常に多くの画素が必要なこと、 また、画素サイズを小さくすると感度やダイナ ミックレンジなどの特性が劣化すること、さら に、レンズなどの光学系の解像度特性を考慮する と、撮像デバイスの小型化には限界がある。この 問題を解決する方法として、色分解プリズムが不 要な単板カラー撮像デバイスを用いることが考 えられるが、現状の単板カラー撮像デバイスは3 板式に比べて、原理的に感度や解像度が劣るた め、高画質が要求される SHV カメラには適さな い。そこで我々は、NHK 放送技術研究所と共同 で、SHV カメラの小型軽量化を実現するために、 波長選択性を持つ有機光導電膜を積層することで 光を3原色に分離し、かつ、3原色のそれぞれに 対応した光生成電荷を透明トランジスタアレイに より独立に取り出すことのできる新しい概念の撮 像デバイス「有機撮像デバイス」の開発に取り組ん でいる 15,16)。

3.2.1 有機撮像デバイスの概念

現在のカラー撮像方式である3板式と単板式の 比較を図13に示す。

3 板式は、入射光を色分解プリズムを使いB・ G・Rに分け、それぞれの色を三つの撮像デバイ スで撮像する方式で(図13(a))、感度・解像度・ 色再現性に優れることから、ほとんどの放送用テ レビカメラでこの方式が用いられている。しか し、色分解プリズムと3枚の撮像デバイスが必要 なため、カメラの小型化には限界がある。



一方、家庭用のビデオカメラやディジタルスチ ルカメラには主に単板式が採用されているが、こ の方式では1枚の撮像デバイスの画素上に3色 もしくは4色の微小なカラーフィルタをモザイ ク状に配置することで色分解を行っている(図13 (b))。この方式は色分解プリズムが不要で、撮像 デバイスも1枚で済むため、カメラの小型・軽量 化が可能であるが、3板式と比べて解像度が劣 り、入射光の利用効率(感度)も低下する。このよ うに、現状の3板式と単板式には一長一短がある が、撮像デバイスの深さ方向、すなわち、光の進 行方向に光を3原色に分離するための三つの層を 設けて、それぞれの層から各色に対応する映像信 号を独立に取り出すことができれば、3 板式と同 等な撮像特性を有する理想的な単板式のカラー撮 像を実現できる。

この考えに基づいて開発を進めている積層型有 機撮像デバイスの概念を図14に示す。



このデバイスは、光を色分離して信号電荷に変 換する3種類の有機光導電膜と、信号電荷を走査 して有機光電膜の電荷を読出す回路を交互に積層 して構成される。この撮像デバイスに光が入射し た際の動作は次のようになる。白色光が入射する と、入射光のB光成分をB用有機膜が吸収するこ とで電荷が生成され、この電荷はTFTアレイに よる信号読出し回路を通してB色の映像信号とし て取り出される。入射光のG光・R光成分はB用 有機膜でも同様の動作が繰り返され、最終的 に、デバイスに入射した白色光は光の3原色に分 離されるとともに電荷に変換され、外部に出力さ れる。

各層で生成した電荷を外部に取り出す信号読出 し回路にはスイッチング性能と同時に有機膜で光 電変換された波長以外の光を下層に透過する可視 光透明性が要求される。このためシリコン(Si)等 の可視光透過率の低い材料は使用できず、ワイド ギャップ材料である可視光透明 ZnO TFT が好適 である。

3.2.2. 透明材料とは?

透明性とは可視光透過性を指し、短波長側で透明な材料とは 3.3 eV 以上のエネルギーギャップ (E_g)を有する材料であり、Si(1.12 eV)や GaAs(1.42 eV) に比較してエネルギーギャップが大きく、ワイドギャップ材料と呼ばれる所以であり、ZnO は 代表的なワイドギャップ材料である。短波長域の吸収は材料のバンド間遷移による吸収であり、キャリア濃度にほとんど依存せず、材料自身の E_g により決定される。

一方で、長波長側の透過率は材料中のキャリア 濃度に依存して変化し、キャリア濃度の増大によ り赤外領域の透過率が減少する。

これはキャリア(金属中の自由電子や半導体中 のフリーキャリア)濃度により誘電関数が変化し たためであり、フリーキャリアに起因する誘電関 数のモデル化には Drude モデルが広く用いられて いる¹⁷⁾。

長波長側には、プラズマ振動数で決まる閾値が あり、そのエネルギーより低エネルギーの光が反 射されることで反射波長が決まり、長波長側の透 明性が決まる。Drude モデルを用い、フリーキャ リアの運動方程式を解くことにより、プラズマ振 動数(ω_p)はキャリア濃度の関数として、以下の式 (11)で求められる¹⁾。

一方で、TFT に代表される電界効果デバイスに おいては長波長側でのフリーキャリアに起因する 反射は問題とならず、光学的には短波長側に於け る材料固有(*E*_a)の吸収のみを考慮すればよい。

3.2.3. ZnO TFT による透明トランジスタ

ワイドギャップ材料である ZnO は、図 6 に示 すようにゲート・ソース・ドレインの各電極に透 明導電膜を用いることで、波長 400nm 以上の可 視光において透過率 80% 以上の透明トランジス タが実現できる。しかしながら、電界効果トラン ジスタにおいては、光照射によるチャネル領域中 のキャリア濃度の微少変動が、しきい電圧 (V_i) や OFF 電流の変化となり電気特性に大きく影響を与 える。このため、可視光照射における電気的特性 の変化(フォトコン)は透明トランジスタにおける 重要な評価項目である。

図 5 に示すプロセスにより作製した ZnO TFT に紫外~可視光照射を行い、TFT 特性の変化を調 べた。光照射は Xe 光源 (150 W) からの光をモノ クロメーターにより単色化し、光ファイバーによ り TFT 直上から行った。光強度は 200 µW/cm² で 一定とした。

図 15 に ZnO TFT の 波長 370、400、460 nm の 光照射における伝達特性を暗状態 (dark) との比較 で示す。



活性層に用いた ZnO 薄膜の E_g は 3.3 eV である ので、 E_g 以下の光である 400、460 nm の光照射 に対しては特性変動がないことが望まれる。しか しながら、図 15 に示すように TFT 全体に光照射 を行った場合、これら E_g 以下のエネルギーの光 照射においても OFF 電流の増大や subthreshold 特 性の変化が観察される。図 14 に示す積層型有機 撮像デバイスにおいては、有機光電膜を透過する 際に 400 nm 以下の波長の大部分は吸収されるた めほとんど問題にならないが、真の透明トランジ スタ実現に向けた課題である。

そこで、吸収端近傍の波長の光照射による伝達 特性変化のメカニズムを解析するため、チャネル 領域のソース側半分とドレイン側半分のそれぞれ の領域に選択的に光照射を行い、TFT 伝達特性の 変化を評価した。

チャネル領域のソース側半分の領域のみに光照 射を行った場合の伝達特性の変化を図 16 に、ド レイン側半分のみに光照射を行った場合の伝達特 性の変化を図 17 に示す。



図 16 ソース領域に光照射を行った場合の伝達 特性の変化



図 17 ドレイン領域に光照射を行った場合の伝 達特性の変化

図 16 に示すチャネル領域のソース側半分に光 照射を行った場合には、波長 370 nm において は全体照射とほぼ同等の OFF 電流が発生してい る。波長 400、460 nm の光照射においては全体照 射に比較して OFF 電流の減少は見られるものの、 subthreshold 領域ではしきい電圧の負シフトが見 られており、全体的な傾向としてはチャネル全体 に光照射を行った図 15 の場合と同様である。

一方で、図 17 に示すチャネル領域のドレイン 側半分に光照射を行った場合には、波長 370 nm においても全体照射に比較して大幅な OFF 電流 の減少が見られている。さらに波長は 400、460 nm の光照射においては暗状態とほとんど変化が 見られておらず、バンドギャップ以下のエネル ギーを持つ光に対して電気的にも透明な TFT が 得られている。

これら結果より、光照射による伝達特性変化 の大部分はソース領域で生じていることが明らか となった。この要因として、光照射により生じた 電子 - 正孔対のうち、ソース近傍に生じた正孔が ソース電極のポテンシャルバリアを低減すること により、ソース電極からのキャリア注入が促進さ れるためと考えている。¹⁸⁾

現状でもソース領域のみに光遮蔽を設けること でバンドギャップ以下のエネルギーを持つ光照射 により特性変化のない透明トランジスタが実現で きているが、今後は、光遮蔽層がない状態での透 明トランジスタの実現に向けた研究を行っていく 計画である。

3.2.4. 有機光電膜と ZnO TFT 透明回路積層 構造有機撮像デバイスの原理実証

有機光導電膜と ZnO TFT 信号読出し回路を積 層した構造の撮像デバイスを試作して、カラー撮 像の原理実証を試みた。試作した撮像デバイスの 構造を図 18 に示す。



図 18 試作した ZnO TFT 信号読出し回路を用いた有機撮像デバイスの構造

この撮像デバイスは、入射光のG光成分を撮像 するG用撮像デバイスと、G用撮像デバイスを透 過したR光成分を撮像するR用撮像デバイスから 構成される。有機膜から信号を読出す回路として は、ガラス基板上に形成可能な TFT 回路が適し ている。また、信号読出し回路の光透過率を高め られることから、可視域の光に吸収帯がない ZnO TFT を信号読出し回路に採用した。回路の総画素 数は約 1,500 で、1 画素(600 µm 角)を一つの行選 択用トランジスタと一つの画素電極で構成した。 この信号読出し回路の開口率(全撮像面積に占め る画素電極面積の割合)は約 60% であり、光透過 率は約 50% であった。開口率と光透過率の差は、 画素電極に用いた ITO 薄膜の光吸収分と考えら れる。

この ZnO TFT 信号読出し回路上に表 2 に示す 構成のG用、R用有機膜を形成した。

表2 3	有機膜の	材料と	膜厚
------	------	-----	----

セル	有機材料と膜厚
G 用	NN'-QA (30nm)/Py-PTC (30 nm)/NTCDA (1400 nm)
R 用	ZnPc(30 nm)/TiOPc(70 nm)/BAlq(30 nm)

G用有機膜は、正孔輸送性の光導電膜として NN'-QA 膜を、電子輸送性の光導電膜として Py-PTC {2,9 di (pyrid-2-yl) -anthra [2,1,9-def:6,5,10-d' e'f'] diisoquinoline-1,3,8,10-tetrone 膜を、保護層 として NTCDA 膜を真空蒸着法により連続製膜 した後に対向 ITO 透明電極をスパッタ法により 製膜して作製した。一方、R用有機膜は、正孔 輸送性の光導電膜として ZnPc 膜を、電子輸送性 の光導電膜として TiOPc(Titanyl Phthalocyanine) 膜を、暗電流低減のためのブロッキング膜とし 4-phenylphenolato] 膜を真空蒸着法によって連続製 膜した後に対向アルミニウム(Al)電極を真空蒸着 法により製膜して作製した。R用有機膜では対向 電極として Al を用いたが、これは、入射光を透 過させる必要がないこと、および、保護層が不要 となり量子効率が向上するためである。

作製したG用、R用撮像デバイスの対向電極 に、G用には1V、R用には5Vの電圧をそれぞ れ印加し、50 μW/cm²の強さの光を基板側から入 射して測定した出力信号を図19に示す(実線)。 あわせて、比較のために、ZnO TFT 回路上に形成 したものと同じ構成の有機膜を作製して測定した 量子効率も同図に示す(点線)。G用、R用有機膜 の量子効率の最大値はそれぞれ約5%、約20% であり、また、G用・R用撮像デバイスとも、信 号読出し回路上に形成した有機膜の分光感度特性 にほぼ対応した信号が出力され、有機膜内で発生 した信号電荷を ZnO TFT 回路で読出しできることを確認した。



図 19 試作したそれぞれの撮像デバイスの出力 と有機光導電膜の量子効率

G用撮像デバイスの出力特性がG用有機膜の 分光感度特性によく一致しているのに比べて、R 用撮像デバイスでは特に波長 400~580 nm 付近の 領域において、両者のスペクトル形状に違いが見 られた。この原因は明らかではないが、R用有機 膜の吸光度が低い波長領域でスペクトル形状が異 なっていることから、この波長領域の光が対向 Al 電極と信号読出し回路との間で反射を繰り返 した影響が考えられる。今後のフルカラー化・微 細高集積化には、回路、電極等を含めたすべての 層界面での反射・透過のメカニズムの理解が重要 となることから、今後、シミュレーションを含め て検討を進めていく。

これらの撮像デバイスをレンズ側からG・R の順に、また、入射光が基板側から入るように設 置して実験用カメラを構成した撮像実験の概略図 を図 20 に示す。実験では、白色光源に2色のカ ラーフィルタを組合せたG・Rの文字を被写体と して用いた。また、それぞれの撮像デバイスに ZnO TFT を駆動するための回路と、撮像デバイス からの出力信号を増幅し同期信号を付加するため の信号処理回路を接続した。そして、G用・R用 撮像デバイスの信号処理回路出力を、それぞれモ ニタのG・Rチャネルに入力してカラー出力映像 を観察した。

実験用カメラによる撮像例を図20に示す。

実験用カメラの出力映像から、ZnO TFT 信号読 出し回路の画素数に応じた解像度が得られること を確認できた。また、被写体のうち、Rの部分は R用撮像デバイスから、Gの部分はG用撮像デバ イスから出力されており、有機光導電膜と信号読 出し回路を交互に積層した構造でカラー撮像が原 理的に可能であることが実証できた。

現在、B 用撮像デバイスを加えた RGB 積層型 フルカラー有機撮像デバイスに向けた試作を行っ ており、2010 年 5 月の NHK 技研公開で一般公開 した。





図 20 撮像実験の概略図と有機撮像デバイスからの出力画像

4. 結言

本稿では、ZnOトランジスタの開発と、アク ティブマトリックス駆動液晶ディスプレイ応用、 有機光電膜とZnOTFT信号読出し回路を積層し た有機撮像デバイスの研究開発状況に関して概観 した。次世代放送システムであるスーパーハイ ビジョンに対応した入出力デバイス実現に向け、 ZnOTFTの更なる高性能化、高信頼性化に向けた 研究開発を推進していく。

謝辞

本研究を推進するに当たり、ZnO TFT 技術の 開発に関しては科学技術振興機構(JST)高知県地 域結集型共同研究事業、(財高知県産業振興セン ター、液晶ディスプレイの実証に関してはカシオ 計算機㈱、有機撮像デバイスの実証に関しては NHK 放送技術研究所のご支援をいただきました。 ZnO TFT 透明トランジスタの解析に関しては京都 大学 藤田静雄教授、京都大学博士後期課程 鎌 田雄大氏、TFT 作製に関しては)高知県産業振興 センター下方技術員、森澤技術員に多大なご支援 をいただきました。関係各位のご協力に深く感謝 します。

文献

- (1) 日本学術振興会 透明酸化物光・電子材料
 第 166 委員会編集, "透明導電膜の技術", オーム社,2006.
- (2) G. F. Boesen, J. E. Jacobs, "ZnO Field-Effect Transistor", Proceedings of the IEEE, Nov. 2094, (1968).
- J. Nishii, F. M. Hossain, S. Takagi, T. Aita, K. Saikusa, Y. Ohmaki, I. Ohkubo, S. Kishimoto, A. Ohtomo, T. Fukumura, F. Matsukura, Y. Ohno, H. Koinuma, H. Ohno, and M. Kawasaki, "High Mobility Thin Film Transistors with Transparent ZnO Channels", Jpn. J. Appl. Phys. 42, (2003) L347.
- (4) S. Masuda, K. Kitamura, Y. Okumura, S. Miyatake, H. Tabata, and T. Kawai, "Transparent Thin Films Transistors Using ZnO as an Active Channel Layer and Their Electrical Properties", J. Appl. Phys., 93, (2003) 1624.
- R. L. Hoffman, B. J. Norris, and J. F. Wager, "ZnO-based transparent thin-film transistors", Appl. Phys. Lett. 82, (2003) 733.
- (6) M. Furuta, T. Hiramatsu, T. Matsuda, H. Furuta, and T. Hirao, "Effect of Energetic Particle Bombardment on Microstructure of Zinc Oxide Films Deposited by RF Magnetron Sputtering", Jpn. J. Appl. Phys., 46, (2007) 4038.
- (7) T. Hiramatsu, M. Furuta, H. Furuta, T. Matsuda, and T. Hirao, "Influence of Thermal Annealing on the Microstructures of Zinc Oxide Films Deposited by RF Magnetron Sputtering" Jpn. J. Appl. Phys., 46, (2007) 3319.
- (8) T. Matsuda, M. Furuta, T. Hiramatsu, H. Furuta, C, Li, and Takashi Hirao, ""Thermal Stability of ZnO Thin Film Prepared by RF-Magnetron Sputtering Evaluated by Thermal Desorption Spectroscopy", Appl Surf. Sci., 256, (2010) 6350.
- (9) T. Hirao, M. Furuta, H. Furuta, T. Matsuda, T. Hiramatsu, H. Hokari, M. Yoshida, H. Ishii, and

M. Kakegawa, "Novel top-gate zinc oxide thin - film transistors (ZnO TFTs) for AMLCDs", J. SID, 15/1, (2007) 17.

- (10) T. Hirao, M. Furuta, T. Hiramatsu, T. Matsuda, C. Li, H. Furuta, H. Hokari, M. Yoshida, H. Ishii, and M. Kakegawa, "Bottom-gate zinc oxide thinfilm transistors (ZnO TFTs) for AM-LCDs" IEEE Trans. on ED., 55, (2008) 3136.
- (11) M. Furuta, T. Nakanishi, M. Kimura, T. Hiramatsu, T. Matsuda, H. Furuta, T. Kawaharamura, C. Li, and T. Hirao, "Effect of surface treatment of gate-insulator on uniformity in bottom-gate ZnO thin-film transistors", Electrochem. Solid-State Lett., 13, (2010) H101.
- (12) 古田 守、薄膜材料デバイス研究会編、"薄膜 トランジスタ", コロナ社, 2008.
- (13) Y. Matsueda, "Required Characteristics of TFTs for Next Generation Flat Panel Display Packplanes", Proceedings of the 6th International Thin-Film Transistor Conference, (2010) 314.
- (14) T. Hirao, M. Furuta, H. Furuta, T. Matsuda, T. Hiramatsu, H. Hokari, M. Yoshida, "High Mobility Top-Gate Zinc Oxide Thin-Film Transistors (ZnO-TFTs) for Active-Matrix Liquid Crystal Displays", SID Symposium Dig., 37, (2006) 18.
- (15) S. Aihara, H. Seo, M. Namba, T. Watabe, H. Ohtake, M. Kubota, N. Egami, T. Hiramatsu, T. Matsuda, M. Furuta, H. Nitta, and T. Hirao, "Stacked Image SensorWith Green- and Red-Sensitive Organic Photoconductive Films Applying Zinc Oxide Thin-Film Transistors to a Signal Readout Circuit", IEEE Trans. on ED., 56, (2009) 2570.
- (16) 瀬尾北斗,相原聡,難波正和,渡部俊久, 大竹浩,久保田節,江上典文,平松孝浩, 松田時宜,古田守,新田浩士,平尾孝,"有 機光導電膜とZnOTFT回路の積層構造を用 いた有機撮像デバイスの原理実証実験",映 像情報メディア学会誌,64,(2010)365.
- (17)藤原裕之,"分光エリプソメトリー",丸善, 2003.
- (18) Y. Kamada, S. Fujita, T. Hiramatsu, T. Matsuda, H. Mitta, M. Furuta, and T. Hirao, "Photo-Leakage Current of Zinc Oxide Thin-Film Transistors", Jpn. J. Appl. Phys., 49, (2010) 03CB03.

Zinc Oxide Thin-Film Transistors and Its Application to Next Generation Information Devices

Mamoru Furuta*, Takahiro Hiramatsu, Tokiyoshi Matsuda, Takashi Hirao

(Received : May 11th, 2010)

*Research Institute for Nanodevices, Kochi University of Technology 185 Miyanokuchi, Tosayamada, Kami city, Kochi 782-8502

E-mail:* furuta.mamoru@kochi-tech.ac.jp

Abstract: Zinc oxide (ZnO) is a safe and abundant wide-gap semiconductor material. Since field effect mobility of ZnO is higher than that of amorphous silicon (a-Si:H), ZnO thin-film transistor (ZnO TFT) for large-area electronics has been expected. Furthermore, transparent ZnO TFT can create novel devices that cannot be achieved by conventional silicon-based technology. In this report, we report on development of ZnO TFTs and its application to the next generation information devices.