

| | | | |
|---------|---|------------|-------|
| 氏名(本籍) | 宮城 桂 (高知県) | | |
| 学位の種類 | 博士(工学) | | |
| 学位記番号 | 甲第250号 | | |
| 学位授与年月日 | 平成26年3月20日 | | |
| 学位授与の要件 | 学位規則第4条第1項 | | |
| 研究科・専攻名 | 工学研究科・基盤工学専攻 | | |
| 学位論文題目 | 細粒度電力供給機構を備えた省電力自己同期型 パイプラインの研究 A Study on Low-Power Self-Timed Pipeline Using Fine-Grain Power Supply | | |
| 論文審査 | (主査) | 高知工科大学 教授 | 岩田 誠 |
| | | 高知工科大学 教授 | 福本 昌弘 |
| | | 高知工科大学 准教授 | 吉田 真一 |
| | | 高知工科大学 教授 | 橘 昌良 |
| | | 高知工科大学 准教授 | 密山 幸男 |

審査結果の要旨

1. 論文の評価

トランジスタの微細化により集積回路が大規模化しつつあり、それに伴って大規模集積回路LSI(Large Scale Integrated Circuits)チップには高性能化のみならず低消費電力化がより一層求められている。

本研究は、従来のクロック同期回路に替えて、パイプライン段間での局所的なデータ転送制御に基づいて個々のパイプライン段が自己同期クロック信号を自律的に生成することによって、真にデータを処理中の回路のみで電力を消費するという省電力特性を有している自己同期パイプラインSTP(Self-Timed Pipeline)に着目している。本研究では、STPをさらに低消費電力化する回路構成法を明らかにしている。さらに、提案回路構成法を適用したLSIチップを設計し、65nm CMOSプロセスにより試作して、実測値をもとにした実証的な評価によって、その有効性を示している。

本論文の主要な学術的成果は以下の点にある。

- (1) 待機時の漏れ電力を削減するために、STPのパイプライン段単位で電源線を導通/遮断するパワーゲーティング回路の構成法を明らかにした。この回路では、電源線導通タイミングをSTPのデータ転送制御に合わせることによって、電源導通時のウェイクアップ時間がSTPの処理性能に影響を与えない。また、この提案回路をLSI実装する上で必要となる各種最適化手法を明らかにし、試作LSIチップにより、その有効性を実証している。
- (2) STPにおける動作時のスイッチング電力を削減するために、動的電圧制御回路の構成法を明らかにした。この回路では、自己同期動作のため、PLL等のクロック周波数の昇降に要する時間が不要となり、高速な動的電圧制御が可能になる。さらに、自己同期動作のため、電圧昇降時でもプログラムの実行を停止する必要がなく、結果として、電力当りの性能を向上させることが可能である。試作実験システムでは、制御対象チップの消費電流と電圧値を観測して、それに基づいて最適な電圧制御を行うPID制御機構をFPGA上に実装して、実証的な評価を実施して、その有効性を明らかにしている。

以上のことから、本研究は、情報通信システムの省電力化技術、特に省電力回路技術に関して、独創的な着想をもとにした研究であり、その成果は学術的にも意義が認められる。よって、当該博士論文は、高知工科大学大学院より 博士（工学）の学位を与えるに相応しい論文であると判断した。

2.審査の経過と結果

- (1) 平成26年1月15日 博士後期課程委員会で学位論文の受理を決定し、5名がその審査委員として指名された。
- (2) 平成26年2月12日 公開論文審査発表会及び最終試験を実施した。
- (3) 平成26年2月19日 博士後期課程委員会で学位授与を可とし、教育研究審議会で承認された。